



日本国特許庁
JAPAN PATENT OFFICE

#5

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 6月21日

出願番号

Application Number:

特願2000-186750

出願人

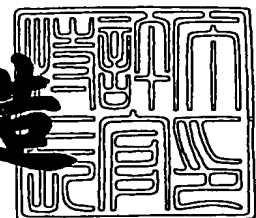
Applicant(s):

セイコーエプソン株式会社

2001年 5月25日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3045689

【書類名】 特許願

【整理番号】 J0079634

【提出日】 平成12年 6月21日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 阪口 博一

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

 【代表者】 安川 英昭

【代理人】

 【識別番号】 100093388

 【弁理士】

 【氏名又は名称】 鈴木 喜三郎

 【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

 【識別番号】 100095728

 【弁理士】

 【氏名又は名称】 上柳 雅誉

【選任した代理人】

 【識別番号】 100107261

 【弁理士】

 【氏名又は名称】 須澤 修

【手数料の表示】

 【予納台帳番号】 013044

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711684

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 L C Dドライバ I Cチップ

【特許請求の範囲】

【請求項 1】 内部の半導体素子回路に繋がり、外部との電氣的接続領域を有するパッド部材と、

前記パッド部材の周辺部を含み前記電氣的接続領域の周りに形成された 1 層以上の絶縁膜と、

前記パッド部材及びその周辺の前記絶縁膜上に被覆された金属層と、

前記金属層上に設けられたバンプ電極とを具備し、

前記バンプ電極及びパッド部材は少なくとも前記半導体素子回路の一部の能動素子と重なるようにその上方に層間絶縁膜を介して形成されていることを特徴とする L C Dドライバ I Cチップ。

【発明の詳細な説明】

【 0 0 0 1】

【発明の属する技術分野】

本発明は、特に狭いパッドピッチを有し、かつ縮小化が要求される L C Dドライバ（液晶表示駆動装置） I Cチップに関する。

【 0 0 0 2】

【従来の技術】

L C Dドライバ（液晶表示駆動装置） I Cチップは、携帯機器等コンパクト化が要求される装置の液晶表示パネルに隣接して実装され、実装場所の制約が厳しい。従って、実装スペースの事情からチップ形状は短冊状であるが、よりいっそうの縮小化が要求されている。

【 0 0 0 3】

L C Dドライバ I Cチップの縮小化が進むと、微細ピッチの端子接続に対応可能な実装技術が要求される。この要求に対応しやすい実装技術の一つに、 T C P（Tape Carrier Package）等を利用される T A B（Tape Automated Bonding）実装や、 A C F（Anisotropic Conductive Film）等を利用して達成されるような C O G（Chip On Glass）、 C O F（Chip On FilmまたはFlexible）といった実

装が知られている。

【 0 0 0 4 】

このような実装面積を小さくする実装技術をもってしても、LCDドライバICチップは配置場所の制約がさらに厳しくなっている。従って、ユーザからは、さらなる狭ピッチのバンプ配列、短辺の縮小が要求されているのが現状である。

【 0 0 0 5 】

【発明が解決しようとする課題】

上述のように、LCDドライバ（液晶表示駆動装置）ICチップは、実装面積を縮小する実装技術には様々な工夫がなされている。しかしながら、実装技術だけではユーザが納得するような寸法を得ることが困難になってきている。一方、内部回路の設計、寸法などを大幅に変えて縮小寸法を得ようとする多分に設計開発時間が費やされてしまう。従って、商品サイクルが短く、短納期のドライバICチップ製品にとってはコスト的にも対応困難である。

【 0 0 0 6 】

本発明は上記事情を考慮してなされたもので、内部回路の設計ルール自体を大幅に変えることなく、さらに縮小化されたLCDドライバICチップを提供しようとするものである。

【 0 0 0 7 】

【課題を解決するための手段】

本発明に係るLCDドライバICチップは、内部の半導体素子回路に繋がり、外部との電氣的接続領域を有するパッド部材と、前記パッド部材の周辺部を含み前記電氣的接続領域の周りに形成された1層以上の絶縁膜と、前記パッド部材及びその周辺の前記絶縁膜上に被覆された金属層と、前記金属層上に設けられたバンプ電極とを具備し、前記バンプ電極及びパッド部材は少なくとも前記半導体素子回路の一部の能動素子と重なるようにその上方に層間絶縁膜を介して形成されていることを特徴とする。

【 0 0 0 8 】

上記本発明に係るLCDドライバICチップによれば、少なくともバンプ電極

分の寸法は内部素子回路の領域側に入れられる。チップ寸法で外からはバンプ電極分の寸法は見えないように構成することができる。

【 0 0 0 9 】

【発明の実施の形態】

図 1 は、本発明の一実施形態に係る L C D ドライバ I C チップの要部構成を示す平面図である。L C D ドライバ（液晶表示駆動装置）I C チップ 1 0 は、データが入力される入力回路 1 1、R A M（Random Access Memory）等で構成される記憶部 1 2、データ処理部としてゲートアレイ等で形成されるロジック回路 1 3、及びラッチ回路を含み信号出力をする出力回路 1 4 等が相関するように構成された内部の半導体素子回路を有している。

【 0 0 1 0 】

入力パッド、出力パッドに各対応してバンプ電極 1 5、1 6 が設けられている。各バンプ電極 1 5、1 6 は、上記入力回路 1 1 中、あるいは出力回路 1 4 中の一部のトランジスタ素子（図示せず）とそれぞれ重なるよう、その上方に層間絶縁膜（図示せず）を介して構成されている。

【 0 0 1 1 】

従来から通常の I C チップでは、ボンディング時の衝撃も懸念され、パッド領域下には何も素子を設けていないものが多かった。これに準じて L C D ドライバ I C チップも従来はパッド領域を意識した回路レイアウト、つまり、パッド領域下には何も素子を設けていなかった。

【 0 0 1 2 】

しかし、L C D ドライバ I C チップは、バンプ配列も狭ピッチであることから、入力回路や出力回路のトランジスタ構成が一様に密集しており、ボンディングなど外部との接続時の衝撃にも支障ない。つまり、接続時の衝撃においても絶縁層や出力段トランジスタが破損することなく信頼性が得られる。そこで、パッド領域を入力回路や出力回路の一部のトランジスタ素子上に重なるようにビアなどによって折り返しレイアウトする。これにより、外部端子、つまりバンプ電極分の寸法は、チップの内部素子回路の領域側に入り、外からは見えないように構成することができる。

【 0 0 1 3 】

図 2 は、上記本発明に係るバンプレイアウトの一例を示す図 1 の一部の構成図である。LCD ドライバ IC チップ 1 0 の出力回路 1 4 上方に重なるように構成されたバンプ電極 1 5 を示している。出力回路 1 4 の図示しないラッチ回路などを介して出力段トランジスタ 1 4 1 が構成されている。出力段トランジスタ 1 4 1 のドレイン拡散層 D にビア V I A が接続されている。ビア V I A は、層間絶縁膜を介して出力段トランジスタ 1 4 1 上方に重なるパッド P A D に接続されている。パッド P A D の周辺部を含んでパッシベーション膜 P F が形成されている。パッド P A D 及びその周辺の前記絶縁膜上にはバリアメタルを含むアンダーバンプメタル U B M が被覆されている。このアンダーバンプメタル U B M 上にバンプ電極 1 5 が設けられている。

【 0 0 1 4 】

上記層間絶縁膜の間には、図示しないがトランジスタ素子のゲート電極やソースなどに繋がる複数の配線層が介在する。従って、ビア V I A は他の配線層 M L をそれぞれ接続した構成によりパッド P A D に接続している。パッド P A D 直下の層間絶縁膜は、少なくともその下の配線層 M L と 4 0 0 ~ 8 0 0 n m 離間するような厚さにすればよい。

【 0 0 1 5 】

また、図示しないが、LCD ドライバ IC チップ 1 0 の入力回路 1 1 上方に重なるように構成されたバンプ電極 1 5 も同様である。すなわち、この場合のバンプ電極 1 5 は、入力回路 1 1 の入力トランジスタへ繋がる拡散層に接続されるビア (V I A) を介して入力回路 1 1 の一部上方に重なるように形成される。

【 0 0 1 6 】

上記本発明の実施形態によれば、外部端子、つまりバンプ電極分の寸法は、チップの内部素子回路の領域側に入り、外からは見えないように構成することができる。これにより、少なくともチップ短辺についてバンプ電極両側分の縮小が達成できる（概ね 2 0 0 μ m の短辺短縮）。しかも、内部回路の設計ルール自体を大幅に変えることはないので、設計開発の期間は短くて済み、商品サイクルが短く、短納期のドライバ製品として効果が期待できる。

【 0 0 1 7 】

【発明の効果】

以上説明したように本発明のLCDドライバICチップによれば、少なくともバンプ電極分の寸法は内部素子回路の領域側に入れられる。チップ寸法で外からはバンプ電極分の寸法は見えないように構成することができる。この結果、内部回路の設計ルール自体を大幅に変えることなく、さらに縮小化された高信頼性のLCDドライバICチップを提供することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態に係るLCDドライバICチップの要部構成を示す平面図である。

【図 2】

上記本発明に係るバンプレアウトの一例を示す図 1 の一部の構成図である。

【符号の説明】

1 0 … LCDドライバ（液晶表示駆動装置）ICチップ

1 1 … 入力回路

1 2 … 記憶部（RAM）

1 3 … ロジック回路

1 4 … 出力回路

1 4 1 … 出力段トランジスタ

1 5 … バンプ電極

D … 拡散層

V I A … ビア

M L … 他の配線層

P A D … パッド

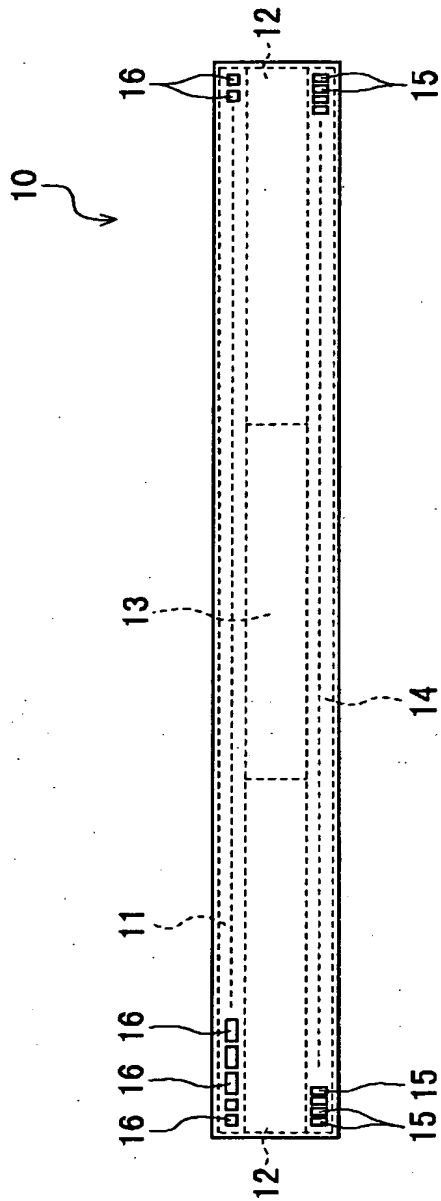
P F … パッシベーション膜

U B M … アンダーバンプメタル

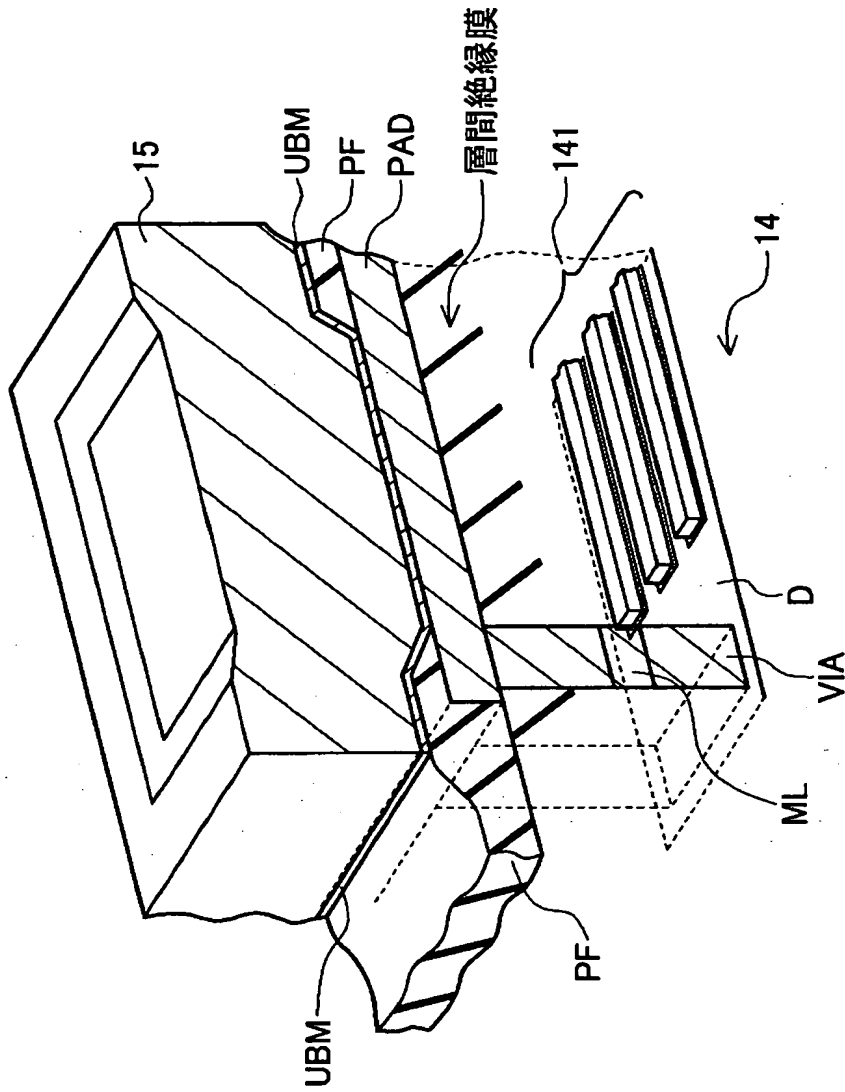
【書類名】

図面

【図 1】



【図 2】



【書類名】 要約書

【要約】

【課題】 内部回路の設計ルール自体を大幅に変えることなく、さらに縮小化されたLCDドライバICチップを提供する。

【解決手段】 LCDドライバ（液晶表示駆動装置）ICチップ10は、データが入力される入力回路11、記憶部としてのRAM（Random Access Memory）12、データ処理部としてのロジック回路13、及びラッチ回路を含み信号出力をする出力回路14等が相関するように構成された内部の半導体素子回路を有している。入力パッド、出力パッドに各対応してバンプ電極15が設けられている。各バンプ電極15は、上記入力回路11中、あるいは出力回路14中の一部のトランジスタ素子（図示せず）とそれぞれ重なるよう、その上方に層間絶縁膜（図示せず）を介して構成されている。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日	1990年 8月20日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社